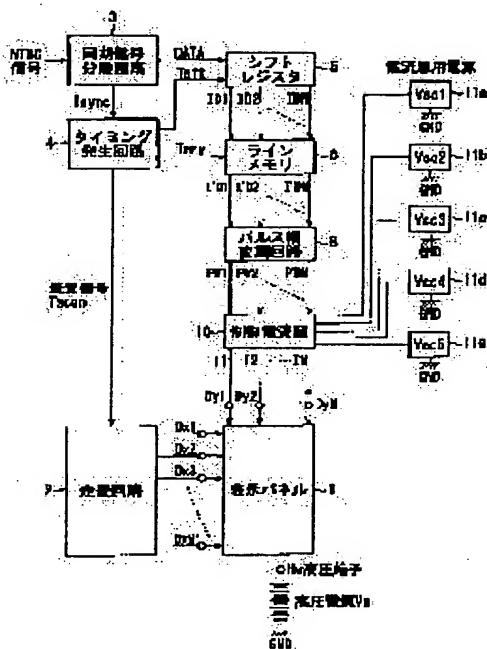


(11)Publication number : 2000-242208
(43)Date of publication of application : 08.09.2000

(21)Application number : 11-044015 (71)Applicant : CANON INC
(22)Date of filing : 23.02.1999 (72)Inventor : SAGANO OSAMU
ABE NAOTO

SOLUTION: A control current source 10 controls a current outputted based on pulse width modulation signals PW1-PWN. The pulse width modulation signals PW1-PWN supplied from a pulse width modulation circuit 8 are inverted in polarity by an inverter to be supplied to an FET switch. The FET switch is turned on while the pulse width modulation signals PW1-PWN are 'L' to connect respective column wiring to ground potential. Further, the control current source 10 stops the supply of the current synchronized with that. Thus, the control current source 10 supplies the current to a display panel 1 while the pulse width modulation signals PW1-PWN are 'H', and does not supply the current to the display panel 1 while the signals are 'L'.



[Date of request for examination]
[Date of sending the examiner's decision of rejection]
[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]
[Date of final disposal for application]
[Patent number]
[Date of registration]

[Number of appeal against examiner's decision
of rejection]

[Date of requesting appeal against examiner's
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

画像表示装置、電子線発生装置及びビーム電子ビーム源の駆動装置 特開2000-242208

(10) 日本国特許庁 (F) (12) 公開特許公報 (A)

(11) 特許出願公開番号
特開2000-242208
(P2000-242208A)
(43) 公開日 平成12年9月8日(2000.9.8)

(5) InCl ¹ G09G 3/20 3/22 3/30	識別記号 623 611	F1 G09G 3/20 3/22 3/30	623A 611A D K	741(参考) 623A 6C080 611A D K
---	--------------------	------------------------------------	------------------------	--

審査請求 未請求 請求項の数42 (全30頁)

(21) 出願番号 特願2001-44015	(71) 出願人 000001007 キヤノン株式会社 東京都大田区下丸子3丁目30番2号 健視野 治 東京都大田区下丸子3丁目30番2号 ノリ株式会社内 阿部 直人 東京都大田区下丸子3丁目30番2号 キヤ ノン株式会社内 10090273 井理士 國分 孝悦
(22) 出願日 平成11年2月23日(1999.2.23)	(72) 発明者 東京都大田区下丸子3丁目30番2号 健視野 治 東京都大田区下丸子3丁目30番2号 ノリ株式会社内 阿部 直人 東京都大田区下丸子3丁目30番2号 キヤ ノン株式会社内 10090273 井理士 國分 孝悦
(74) 代理人 井理士 國分 孝悦	(75) 代理人 井理士 國分 孝悦

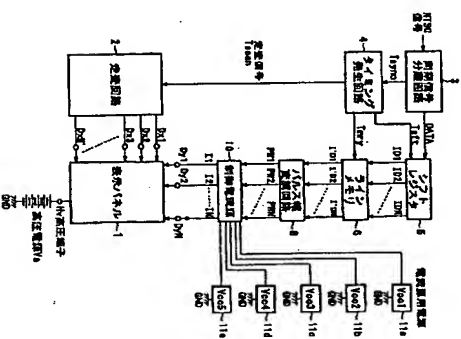
(54) 発明の名称 画像表示装置、電子線発生装置及びビーム電子ビーム源の駆動装置

最終頁に続く

(37) 要約

【課題】 単純マトリクス状に接続された表示素子に、発効時に印加される電圧のばらつきを防止できるようにする。

【解決手段】 m本の行配線及びn本の列配線により(m*n)個のマトリクス状に接続された表示素子に電圧を加える際に、配線抵抗を考慮した値で加えるようにして、上記配線抵抗による発効的な電圧のばらつきを補償して、表示素子をマトリクス配線した表示パネルを備えた画像表示装置や、発効駆動素子をマトリクス配線した電子線発生装置、あるいはマルチ電子ビーム源の駆動装置において、表示に寄与しない無効な電力を低減することができ、装置全体としての消費電力を低減できるようにするとともに、装置全体としての発熱を低減できるようにする。



画像表示装置、電子線発生装置及びビーム電子ビーム源の駆動装置 特開2000-242208

【特許請求の範囲】

【請求項1】 m本の行配線及びn本の列配線により(m*n)個の表示素子がマトリクス状に接続された表示パネルと、上記行配線に接続された走査手段と、上記列配線に接続された駆動手段とを有する画像表示装置であって、

上記駆動手段は、電流源制御手段と、複数の制御電流源と、上記電流源の制御電流源に電圧電圧をそれぞれ供給する電圧源とを備え、

上記電圧源が供給する電圧電圧が、上記複数の制御電流源によりそれぞれ異なることを特徴とする画像表示装置。

【請求項2】 上記制御電流源へ電圧電圧を供給する電圧源の電圧値は、上記制御電流源の出力電流により発生する電圧の大きさに基づいて決定することを特徴とする請求項1に記載の画像表示装置。

【請求項3】 上記制御電流源へ電圧電圧を供給する電圧源の電圧値は、上記行配線の配線抵抗により発生する電圧分布に基づいて決定することを特徴とする請求項1または2に記載の画像表示装置。

【請求項4】 上記制御電流源へ電圧電圧を供給する電圧源の電圧値は、上記制御電流源の出力電流により発生する電圧の大きさと、制御電流源が電流源として動作するの必要とする飽和電圧とに基づいて決定することを特徴とする請求項1〜3の何れか1項に記載の画像表示装置。

【請求項5】 上記電流源制御手段は、上記制御電流源の電流出力時間を制御することを特徴とする請求項1〜4の何れか1項に記載の画像表示装置。

【請求項6】 上記制御電流源は、可変電流源と電流スイッチとを備えることを特徴とする請求項1〜5の何れか1項に記載の画像表示装置。

【請求項7】 上記制御電流源は、定電流源と電流スイッチとを備えることを特徴とする請求項1〜5の何れか1項に記載の画像表示装置。

【請求項8】 上記制御電流源は、V/I変換回路であることを特徴とする請求項1〜5の何れか1項に記載の画像表示装置。

【請求項9】 上記制御電流源は、複数のI/Cから構成され、上記制御電流源へ電圧電圧を供給する電圧源の電圧値は、上記I/Cを単位として決定することを特徴とする請求項1〜5の何れか1項に記載の画像表示装置。

【請求項10】 上記電流源制御手段は、上記制御電流源の出力電流を制御することを特徴とする請求項1〜9の何れか1項に記載の画像表示装置。

【請求項11】 上記電流源制御手段は、D/Aコンバータであることを特徴とする請求項1〜9の何れか1項に記載の画像表示装置。

【請求項12】 上記走査手段が上記行配線の両端に接続されている際には、上記電圧源の供給する電圧の絶対

値は、中央の列の制御電流源ほど大きいことを特徴とする請求項1〜11の何れか1項に記載の画像表示装置。

【請求項13】 上記走査手段が上記行配線の片側に接続されている場合には、上記電圧源の供給する電圧の絶対値は、接続されている側の列配線ほど小さく、接続されていない側の列配線ほど大きいことを特徴とする請求項1〜11の何れか1項に記載の画像表示装置。

【請求項14】 上記電圧源は、スイッチングレギュレータであることを特徴とする請求項1〜13の何れか1項に記載の画像表示装置。

【請求項15】 上記電圧源は、シリーズレギュレータであることを特徴とする請求項1〜13の何れか1項に記載の画像表示装置。

【請求項16】 上記表示素子は、冷陰極素子と、上記冷陰極素子からの電子ビームの照射により画像を形成する画像形成部材とを備えることを特徴とする請求項1〜15の何れか1項に記載の画像表示装置。

【請求項17】 上記冷陰極素子は、表面伝導型放出素子であることを特徴とする請求項1〜16の何れか1項に記載の画像表示装置。

【請求項18】 上記冷陰極素子は、電界放出型素子であることを特徴とする請求項1〜16の何れか1項に記載の画像表示装置。

【請求項19】 上記冷陰極素子は、MIM型素子であることを特徴とする請求項1〜16の何れか1項に記載の画像表示装置。

【請求項20】 上記表示素子は、エレクトロルミネッセンス素子であることを特徴とする請求項1〜16の何れか1項に記載の画像表示装置。

【請求項21】 上記駆動手段は、パルス幅変換を行うことを特徴とする請求項1〜20の何れか1項に記載の画像表示装置。

【請求項22】 m本の行配線、n本の列配線により(m*n)個の冷陰極素子がマトリクス状に接続されたマルチ電子線と、上記行配線に接続された走査手段と、上記配線に接続された駆動手段とを有する電子線発生装置であって、上記駆動手段は、電流源制御手段と、複数の制御電流源と、上記複数の制御電流源に電圧電圧をそれぞれ供給する電圧源とを備え、上記電圧源が供給する電圧電圧は、上記複数の制御電流源により異なることを特徴とする電子線発生装置。

【請求項23】 上記制御電流源へ電圧電圧を供給する電圧源の電圧値は、上記制御電流源の出力電流により発生する電圧の大きさに基づいて決定することを特徴とする請求項22に記載の電子線発生装置。

【請求項24】 上記制御電流源へ電圧電圧を供給する電圧源の電圧値は、上記行配線の配線抵抗により発生する電圧分布に基づいて決定することを特徴とする請求項22または23に記載の電子線発生装置。

【請求項25】 上記複数の制御電流源のそれぞれへ電

駆動電圧を供給する電圧源の電圧値は、上記制御電流源の出力電流により発生する電圧の大きさと、上記制御電流源が電流源として動作するのに必要とする飽和電圧とに基いて決定することを特徴とする請求項 22～24 の何れか 1 項に記載の電子線発生装置。

【請求項 26】 上記電流源制御手段は、上記複数の制御電流源のそれぞれの電流出力時間を制御することを特徴とする請求項 22～25 の何れか 1 項に記載の電子線発生装置。

【請求項 27】 上記電流源制御手段は、制御電流源の出力電流値を制御することを特徴とする請求項 22～25 の何れか 1 項に記載の電子線発生装置。

【請求項 28】 上記電流源制御手段は、D/A コンバータであることを特徴とする請求項 22～25 の何れか 1 項に記載の電子線発生装置。

【請求項 29】 上記制御電流源は、可変電流源と電流スイッチとを備えることを特徴とする請求項 22～28 の何れか 1 項に記載の電子線発生装置。

【請求項 30】 上記制御電流源は、定電流源と電流スイッチとを備えることを特徴とする請求項 22～28 の何れか 1 項に記載の電子線発生装置。

【請求項 31】 上記制御電流源は、V/I 変換回路であることを特徴とする請求項 22～28 の何れか 1 項に記載の電子線発生装置。

【請求項 32】 上記制御電流源は、複数の I/C から構成され、上記制御電流源へ電圧電圧を供給する電圧源の電圧値は、上記 I/C を単位として決定することを特徴とする請求項 22～28 の何れか 1 項に記載の電子線発生装置。

【請求項 33】 上記走査手段が上記配線の両端に接続されている際には、上記電圧源の供給する電圧の絶対値は、中央の列の制御電流源ほど大きいことを特徴とする請求項 22～32 の何れか 1 項に記載の電子線発生装置。

【請求項 34】 上記走査手段が上記配線の片側に接続されている場合には、上記電圧源の供給する電圧の絶対値は、片端側の列の制御電流源ほど小さく、接続されている側側の列の制御電流源ほど大きいことを特徴とする請求項 22～32 の何れか 1 項に記載の電子線発生装置。

【請求項 35】 上記電圧源は、スイッチングレギュレータであることを特徴とする請求項 22～34 の何れか 1 項に記載の電子線発生装置。

【請求項 36】 上記電圧源は、シリズレギュレータであることを特徴とする請求項 22～34 の何れか 1 項に記載の電子線発生装置。

【請求項 37】 上記冷陰極素子は、表面伝導型放出素子であることを特徴とする請求項 22～36 の何れか 1 項に記載の電子線発生装置。

【請求項 38】 上記冷陰極素子は、電界放出型素子であることを特徴とする請求項 22～37 の何れか 1 項

化物よりなる導電性薄膜である。導電性薄膜 3004 は図示のように H 字形の平面形状に形成されている。放電電性薄膜 3004 に接連した通電フォージングと呼ばれる通電処理を施すことにより、電子放出部 3005 が形成される。

【0006】 図中の間隔は、0.5～1 (mm)、W は、0.1 (mm) で設定されている。尚、図示の便宜から、電子放出部 3005 は導電性薄膜 3004 の中央に矩形の形状で示したが、これは模式的なものであり、実際の電子放出部の位置や形状を忠実に表現しているわけではない。

【0007】 M. Hartwell 氏による素子では、めとして上述の表面伝導型放出素子においては、電子放出を行う前に導電性薄膜 3004 に通電フォージングと呼ばれる通電処理を施すことにより電子放出部 3005 を形成するのが一貫的であった。

【0008】 すなわち、通電フォージングとは、上記導電性薄膜 3004 の両端に一定の直流電圧、もしくは、例えば 1V/分程度の非常にゆっくりとしたレートで昇圧する直流電圧を印加して通電し、導電性薄膜 3004 を局所的に加熱しては変形もしくは変質せしめ、電気的に高抵抗な状態の電子放出部 3005 を形成することである。尚、局所的に加熱もしくは変形もしくは変質した導電性薄膜 3004 の一部には、電圧が発生する。上記通電フォージング後に導電性薄膜 3004 に適宜の電圧を印加した場合には、上記電圧付近において電子放出が行われる。

【0009】 また、F.E 型の例は、たとえば、W. P. Dyke & W. W. Dolan, "Field emission", Advance in Electron Physics, 8, 89 (1956) や、あるいは、C. A. Spindt, "Physical properties of thin-film field emission cathodes with molybdenum cones", J. Appl. Phys., 47, 5248 (1976) など知られている。

【0010】 F.E 型の素子構成の典型的な例として、図 31 に示す C. A. Spindt 氏による素子の断面図を示す。図 31 において、3010 は基板で、3011 は導電材料よりなるエミッタ配線、3012 はエミッタコーティング、3013 は絶縁層、3014 はゲート電極である。本素子では、エミッタコーティングとゲート電極 3014 の間に適宜の電圧を印加することにより、エミッタコーティング 3012 の先端部より電界放出を起こせるものである。

【0011】 また、F.E 型の他の素子構成として、図 31 のような断面構造ではなく、基板上に基板平面とはほぼ平行にエミッタとゲート電極を配置した例もある。

【0012】 また、MIM 型の例としては、たとえば、

C. A. Mead, "Operation of tunnel-emission Devices, J. Appl. Phys., 32, 646 (1961) などが知られている。MIM 型の素子構成の典型的な例を図 32 に示す。

【0013】 図 32 は断面図であり、図 32 において、3020 は基板で、3021 は金属よりなる下電極、3022 は厚さ 1000 Å 程度の薄い絶縁層、3023 は厚さ 800～3000 Å 程度の金属よりなる上電極である。MIM 型においては、上電極 3023 と下電極 3021 の間に適宜の電圧を印加することにより、上電極 3023 の表面より電子放出を起させるものである。

【0014】 上述の冷陰極素子は、熱陰極素子と比較して低電圧で電子放出を得ることができたため、加熱ヒーターを必要としない、したがって、熱陰極素子よりも構造が単純であり、微細な素子を作成可能である。また、基板上に多数の素子を高い密度で配置しても、基板の熱膨張などの問題が発生しにくい。また、熱陰極素子にヒーターの加熱により動作するため応答速度が遅いのは最大、冷陰極素子の場合には応答速度が遅いという利点もある。

【0015】 このため、冷陰極素子を採用するための研究が盛んに行われてきている。たとえば、表面伝導型放出素子は、冷陰極素子のなかでも特に構造が単純で製造も容易であることから、大面積にわたって多数の素子を形成できる利点がある。そこで、たとえば本出願人による特開 64-91382 号公報において開示されるように、多数の素子を配列して駆動するための方法が研究されている。

【0016】 また、表面伝導型放出素子の応用について、たとえば、画像表示装置、画像記録装置などの画像形成装置や、荷電ビーム源、等が研究されている。

【0017】 特に、画像表示装置への応用としては、たとえば本出願人による USP 5,066,883 や特開 2-267551 号公報や特開 4-28137 号公報において開示されているように、表面伝導型放出素子と電子ビームの照射により発生する蛍光体とを組み合わせて用いた画像表示装置が研究されている。

【0018】 表面伝導型放出素子と蛍光体とを組み合わせて用いた画像表示装置は、従来の他の方式の画像表示装置より優れた特性が期待されている。たとえば、近年普及してきた液晶表示装置と比較しても、自発光型であるためバックライトを必要としない点や、視野角が広い点が優れていると言える。

【0019】 また、F.E 型を多数個ならべて駆動する方法は、たとえば本出願人による米国特許 4,904,895 に開示されている。また、F.E 型を画像表示装置に応用した例として、たとえば、R. Meyer 氏により報告された平板型表示装置が知られている (R. Meyer

画像表示装置、電子線発生装置及びワルチ電子ビーム源の駆動装置 特開2000-242208

るところは、上記冷陰極素子は、エレクトロルミネッセンス素子であることを特徴としている。また、本発明の電子線発生装置のその他の特徴とするところは、上記変調手段は、パルス幅変調を行うことを特徴としている。

【0032】本発明のワルチ電子ビーム源の駆動装置は、 m 本の行配線及び n 本の列配線により $(m \times n)$ 個の表面伝導型放出素子を単純ワトリクス状に配線したワルチ電子ビーム源の駆動装置にであって、上記表面伝導型放出素子のそれぞれに印加される電界強度を、上記行配線の配線抵抗により発生する電圧分布に基いて決定することを特徴としている。

【0033】

【発明の実施の形態】 まず、最初に本発明の画像表示装置、電子線発生装置及びワルチ電子ビーム源の駆動装置の前提となる技術について説明する。本出願人らは、上述した従来技術に記載したものをはじめとして、さまざまな材料、製法、構造の電子放出素子を試みてきた。さらに、多数の電子放出素子を配列したワルチ電子ビーム源、ならびにこのワルチ電子源を応用した画像表示装置について研究を行ってきた。

【0034】たとえば図33に示す電気的な配線方法によるワルチ電子ビーム源を試みてきた。すなわち、電子放出素子を2次元的に多数配列し、これらの素子を図示のようにワトリクス状に配線したワルチ電子ビーム源である。

【0035】図33中、4001は電子放出素子を板式的に示したもので、4002は行配線、4003は列配線である。行配線4002および列配線4003は、実際に是有極の電気抵抗を有するものであるが、図33においては配線抵抗4004および4005として示されている。上述のような配線方法を、単純ワトリクス配線と呼ぶ。

【0036】なお、図示の電圧上、 6×6 のワトリクスで示しているが、ワトリクスの規模はむしろこれに限ったわけではなく、たとえば画像表示装置用のワルチ電子ビーム源の場合には、所望の画像表示を行うのに足りるだけの素子を配列し配線するものである。

【0037】電子放出素子を単純ワトリクス配線したワルチ電子ビーム源においては、所望の電子ビームを出力させるため、行配線4002および列配線4003に適宜の電気信号を印加する。たとえば、ワトリクスの中心位置の1行の電子放出素子を駆動するには、選択する行の行配線4002には選択電圧 V_s を印加し、同時に非選択の行の行配線4002には非選択電圧 V_{ns} を印加する。

【0038】これと同時に列配線4003に電子ビームを出力するための駆動電圧 V_e を印加する。この方法によれば、配線抵抗4004および4005による電圧降下を無視すれば、選択する行の電子放出素子には、 V_s

V_e の電圧が印加され、また非選択行の電子放出素子には $V_s - V_{ns}$ の電圧が印加される。

【0039】電圧 V_e 、 V_s 、 V_{ns} を適宜の大きさにすれば、選択する行の電子放出素子だけから所望の強度の電子ビームが出力されるはずであり、また列配線の各々に異なる駆動電圧 V_e を印加すれば、選択する行の素子の各々から異なる強度の電子ビームが出力されるはずである。また、冷陰極素子の応答速度は高速であるため、駆動電圧 V_e を印加する時間の長さを変えれば、電子放出素子のそれぞれに印加される電界強度を、上記行配線の配線抵抗により発生する電圧分布に基いて決定

【0040】したがって、電子放出素子を単純ワトリクス配線したワルチ電子ビーム源にはいろいろな用途が考えられており、たとえば画像情報に依した電圧信号を適宜印加すれば、画像表示装置用の電子源として応用できるものと期待される。

【0041】しかしながら、実際に電圧源をワルチ電子ビーム源に接続し上記の電圧印加方法で駆動した場合に、配線抵抗で電圧降下が発生するために各電子放出素子に実効的に印加される電圧がばつくとくという問題が発生していた。

【0042】各素子に印加される電圧がばつくとく原因として、まず第1に、単純ワトリクス配線では各電子放出素子ごとに配線長が異なる(すなわち、配線抵抗の大きさが素子ごとに異なる)ことが挙げられる。

【0043】第2に、行配線の各部分の配線抵抗4004で発生する電圧降下の大きさが、様でないことが挙げられる。これは、選択する行の行配線から上記行に接続された各電子放出素子に電流が分岐して流れるため、配線抵抗4004の各々に流れる電流の大きさが一律でないために起こるものである。

【0044】第3に、駆動するパターン(画像表示装置の場合には表示する画像パターン)によって配線抵抗で生じる電圧降下の大きさが変化することが挙げられる。これは、駆動するパターンによって、配線抵抗に流れる電流が変化するために起きるものである。

【0045】以上のような原因により、各電子放出素子に印加される電圧にはばつつきが発生する。各電子放出素子から出力される電子ビーム強度が所望の値からずれることになり、応用上不都合であった。たとえば、画像表示装置に採用した場合には、表示画像の輝度が不均一になったり、表示画像パターンによって明暗が変動したりした。

【0046】また、電圧のばらつき単純ワトリクスの規模が大きくなるほど顕著になる傾向があるため、画像表示装置の場合には画像数を所望する要因もなかった。

【0047】このように電圧にばつつきが顕著な結果、本出願人らは上記の電圧印加方法とは異なる駆動方法をすでに試みている。すなわち、電子放出素子を単純ワトリクス配線したワルチ電子ビームを駆動する際、列配線

には駆動電圧 V_e を印加するための電圧源を接続するのではなく、所望の電子ビームを出力するのに必要な電流を供給するための電圧源を接続して駆動する方法である。この方法は、素子電流 I_f の大きさを制御することにより放出電流 I_e の大きさを制御するものである。

【0048】つまり、電子放出素子の(素子電流 I_f)対(放出電流 I_e)特性を参照して各電子放出素子に流す素子電流 I_f の大きさを決定し、列方向配線に接続した電流源からこれを供給するのである。具体的には、(素子電流 I_f)対(放出電流 I_e)特性を記録させたメモリや、流すべき素子電流 I_f を決定するための演算器や、制御電流などの電気回路を組合わせることにより駆動回路を構成すればよい。このうち、制御電流源には、流すべき素子電流 I_f の大きさを一旦電圧信号にした後、電圧/電流変換回路で電流に変換するような回路形式を用いても良い。

【0049】この方法によれば、前述の電圧源を接続して駆動する方法と比較して、配線抵抗で電圧降下が発生したとしてもその影響を受けにくい。出力される電子ビーム強度のばらつきや変動を低減するのに大きな効果が見込まれる(EP-A 688 035)。

【0050】しかしながら、電流源を接続して駆動する方法には全く問題がないわけではなく、以下に述べるような問題が発生していた。非常に多数の電子放出素子をワトリクス配線したワルチ電子源に対して、列配線に電流源から電流を出力すると、電子放出素子に電流を通過するため必要な電圧が、列配線抵抗(配線長)や、その電流の大きさに応じた値となる。

【0051】電流源の電圧とこの出力電圧との差が大きくなると、電流源での消費電力が大きくなってしまい、ワルチ電子源や画像表示装置としては、電子放出以外に使用される無駄電力が大きくなってしまい、非常に不都合であった。

【0052】さらに、前述の無駄電力が大きくなってしまつと、電流源での発熱が大きくなってしまい、電流源を備えたICの発熱が大きくなり、上記ICの熱設計が困難になるなど、非常に不都合であった。

【0053】以下、本発明の画像表示装置、電子線発生装置及びワルチ電子ビーム源の駆動装置の好適な実施の形態を説明する。

【第1の実施の形態】 第1の実施の形態は、ワルチ電子源を備えた表示装置において、所望の画像を得るために、制御電流源の出力をパルス幅変調により変調した例である。図1は、その回路構成の概観を示すブロック図である。

【0054】図1において、1はワルチ電子源を内蔵した表示パネル、D1～D4はワルチ電子源の行配線の端子、D1～D4はワルチ電子源の列配線の端子、H、Vは加電圧体に加電圧を印加するための高圧端子、Vは加

速電圧印加用の高圧電源、2は走査回路、3は同期信号分岐回路、4はタイミング発生回路、5は画像データ1ライン分のシフトレジスタ、6は画像データ1ライン分のラインメモリ、8はパルス幅変調回路、10は制御電流源である。

【0055】また、11a～11eは制御電流源10の内部にある定電流源に電圧源を供給するための電圧である。電圧11a～11eと制御電流源10との接続は以降で説明する。なお、本実施の形態では、ワルチ電子源の電子放出素子として表面伝導型放出素子を用いており、その表示パネル1の構造、製法ならびに内蔵されたワルチ電子源の構造、製法、特性については後で詳しく説明する。

【0056】(同期分岐回路、タイミング発生回路) 本実施の形態は、NTSC方式のテレビ信号を表示する装置であり、外部から入力されるNTSCコンポジット信号に基づいて動作する。まず、同期信号分岐回路3は、NTSCコンポジット信号を画像データDATと同期信号TSYNCとに分岐する。同期信号TSYNCには、同期同期信号と水平同期信号が含まれているが、タイミング発生回路4はこれらを基準にして各部の動作タイミングを決定する。

【0057】すなわち、タイミング発生回路4はシフトレジスタ5の動作タイミングを制御するT1、ラインメモリ6の動作タイミングを制御するT2、走査回路2の動作を制御するTscanなどの信号を発生する。

【0058】(走査回路) 走査回路2は、ワルチ電子源を順次1行ずつ走査するために、接続端子D1～D4に対して選択電圧 V_s または非選択電圧 V_{ns} を出力する回路である。たとえば図2に示すようにM個のスイッチを内蔵している。なお、これらのスイッチはトランジスタやFETにより構成するのが好ましい。

【0059】走査回路2の出力する選択電圧 V_s と非選択電圧 V_{ns} の大きさや、後述する定電流回路100の出力電流の大きさは、用いる冷陰極素子の(V_f対 I_e)特性および(V_f対 I_f)特性にもとづいて決定すればよい。

【0060】(シフトレジスタ、ラインメモリ、パルス幅変調回路) 同期信号分岐回路3で分岐された画像データは、シフトレジスタ5でシリアル/パラレル変換され、ラインメモリ6に1水平走査期間の間記憶される。パルス幅変調回路8は、ラインメモリ6に記憶されている画像データに基づいて、パルス幅変調した電圧信号PW1～PWnを出力する。

【0061】制御電流源10は、このパルス幅変調信号PW1～PWnに基づいて出力する電流を制御する。なお、本実施の形態では、各列のパルス幅変調信号PW1～PWnは一本水平走査期間の開始と同時に“L”から“H”へ立ち上がり、各列の画像データに相当する時間経過後、“L”になる信号である。

画像表示装置、電子線発生装置及びワルチ電子ビーム源の駆動装置 特開2000-242208

速電圧印加用の高圧電源、2は走査回路、3は同期信号分岐回路、4はタイミング発生回路、5は画像データ1ライン分のシフトレジスタ、6は画像データ1ライン分のラインメモリ、8はパルス幅変調回路、10は制御電流源である。

【0055】また、11a～11eは制御電流源10の内部にある定電流源に電圧源を供給するための電圧である。電圧11a～11eと制御電流源10との接続は以降で説明する。なお、本実施の形態では、ワルチ電子源の電子放出素子として表面伝導型放出素子を用いており、その表示パネル1の構造、製法ならびに内蔵されたワルチ電子源の構造、製法、特性については後で詳しく説明する。

【0056】(同期分岐回路、タイミング発生回路) 本実施の形態は、NTSC方式のテレビ信号を表示する装置であり、外部から入力されるNTSCコンポジット信号に基づいて動作する。まず、同期信号分岐回路3は、NTSCコンポジット信号を画像データDATと同期信号TSYNCとに分岐する。同期信号TSYNCには、同期同期信号と水平同期信号が含まれているが、タイミング発生回路4はこれらを基準にして各部の動作タイミングを決定する。

【0057】すなわち、タイミング発生回路4はシフトレジスタ5の動作タイミングを制御するT1、ラインメモリ6の動作タイミングを制御するT2、走査回路2の動作を制御するTscanなどの信号を発生する。

【0058】(走査回路) 走査回路2は、ワルチ電子源を順次1行ずつ走査するために、接続端子D1～D4に対して選択電圧 V_s または非選択電圧 V_{ns} を出力する回路である。たとえば図2に示すようにM個のスイッチを内蔵している。なお、これらのスイッチはトランジスタやFETにより構成するのが好ましい。

【0059】走査回路2の出力する選択電圧 V_s と非選択電圧 V_{ns} の大きさや、後述する定電流回路100の出力電流の大きさは、用いる冷陰極素子の(V_f対 I_e)特性および(V_f対 I_f)特性にもとづいて決定すればよい。

【0060】(シフトレジスタ、ラインメモリ、パルス幅変調回路) 同期信号分岐回路3で分岐された画像データは、シフトレジスタ5でシリアル/パラレル変換され、ラインメモリ6に1水平走査期間の間記憶される。パルス幅変調回路8は、ラインメモリ6に記憶されている画像データに基づいて、パルス幅変調した電圧信号PW1～PWnを出力する。

【0061】制御電流源10は、このパルス幅変調信号PW1～PWnに基づいて出力する電流を制御する。なお、本実施の形態では、各列のパルス幅変調信号PW1～PWnは一本水平走査期間の開始と同時に“L”から“H”へ立ち上がり、各列の画像データに相当する時間経過後、“L”になる信号である。

【0062】（制御電流源の構成）図3及び図4は、制御電流源10の等価回路である。図3は制御電流源10の全体である。また、図4は、100（a）で制御電流源Aと示した部分の拡大図である。

【0063】図3に示したように、本実施の形態では列配線本数 n を3000とし、制御電流源10は3000個の定電流源100を備えている。3000個の定電流源は、600個ずつ5つのブロックに分けられており、制御電流源10へは、ブロック毎に $V_{cc1} \sim V_{cc5}$ の異なる電圧から電流電圧が供給されている。

【0064】すなわち、
列1～列600の電流源の電圧 = V_{cc1}
列601～列1200の電流源の電圧 = V_{cc2}
列1201～列1800の電流源の電圧 = V_{cc3}
列1801～列2400の電流源の電圧 = V_{cc4}
列2401～列3000の電流源の電圧 = V_{cc5}
とした（図3参照）。なお、電圧 $V_{cc1} \sim V_{cc5}$ はスイッチング電圧であり、それぞれ電圧値 $V_{cc1} \sim V_{cc5}$ を出力する。

【0065】図4は図3の制御電流源Aの拡大図である。図4において100は定電流源、101はFETスイッチ、102はインバータである。
【0066】定電流源100は、表示パネル内に配線された電子放出素子を駆動するための電流源であり、電流源の出力値は後述するように、表示装置の所望の画位を得るのに必要な電流を出力する。

【0067】パルス幅変調回路から供給されたパルス幅変調データPW1～PW n は、インバータにより極性を反転されFETスイッチ101へ供給される。FET101は、パルス幅変調データPW1～PW n が“L”である間、オンになり、各列配線をグラウンド電位に接続する。【0068】また、制御電流源10は、これに同期して電流の供給を休止する。したがって、制御電流源10は、パルス幅変調信号PW1～PW n が“H”である間、表示パネルに電流を供給し、“L”である間は、表示パネルに電流は供給されない。

【0069】図5に、図4で示した定電流源100の回路を示す。定電流源100は、図5のようなカレントミラー回路のほか、定電流ダイオードなど他のものであっても構わない。また、本実施の形態では定電流源を用いたが、出力電流値の大きさを可変できる可変電流源を用いても構わない。

【0070】（制御電流源の出力）図6は、本実施の形態の表示装置のマルチ電子線と駆動回路周辺を説明するための図である。図6では一つの例として、3番目の行の電子放出素子から電子を放出している状態を示している。したがって、走査回路2は、3番目の行の D_{n3} に選択電圧 V_s を印加し、それ以外の行に非選択電圧 V_{ns} を印加している。また各列配線端子 $D_{y1} \sim D_{yn}$ には、制御電流源により、映像信号に基づいて変調された

パルス幅をもつ駆動電流パルスが供給されている。

【0071】本実施の形態のマルチ電子線は、図7に示す特性を有する表面伝導型放出素子を備えている。そこで、たとえば表示装置の所望の画位を達成するために表面伝導型放出素子から1.5(μA)の放出電流 I_f を出力させる必要があると仮定する。この場合、図7の特性図から明らかになるように、表面伝導型放出素子には素子電流 I_f を1.2(μA)流せば良い。

【0072】そこで、定電流回路1000の出力電流を1.2(μA)に設定した。さらに走査回路2の選択電圧 V_s を-7(V)に、非選択電圧 V_{ns} を0(V)に設定した。仮に配線抵抗がないとすれば定電流回路1000の出力部の電位はどの列の電圧も7(V)になるはずである。

【0073】素子電流 I_f を1.2(μA)流すためには、電子放出素子の両端には14(V)印加する必要がある。選択電圧 V_s が-7(V)なので、定電流回路1000の出力電位は7(V)となる。しかし、実際には配線での電圧降下はゼロではないため、配線上で電圧降下が生じ、その電圧降下分を相償するように定電流回路1000の出力電位が上昇する。

【0074】図8は、図6で説明した選択状態での、3行目の行配線での電圧降下の様子を示した図である。図8において横軸は列番号を表しており、縦軸は電圧である。したがって、図8によれば行配線上の任意の列の位置での電圧を参照することができる。

【0075】図8によれば、列 n に近い列1では電圧は V_s が-7(V)であるが、列1から遠ざかるとともに電圧は上昇していき、一番離れた列ではおおよそ-5(V)となっている。なお、配線抵抗での電圧降下の量は、配線抵抗の大きさや、電子放出素子の個数、素子電流の大きさ、表示パネルの点灯状態などによって当然変化する値である。

【0076】本実施の形態では、図2に配線した行配線抵抗の一区間分の抵抗 r は0.37($\mu\Omega$)であり列配線本数 N は3000である。また、図8は、選択行の全電子放出素子から電子放出を行っている状態であり、選択行の全電子放出素子に素子電流 I_f (1.2(μA))を供給している状態での行配線上の電圧分布である。

【0077】制御電流源の出力は、電子放出素子に一定の素子電流 I_f が流れるよう動作するため、結果として配線抵抗での電圧降下分を補償するように動作する。制御電流源の駆動回路パルスにより発生する出力電圧を図9の曲線1に示す。図9にあるように、配線抵抗による電圧降下のない列1では、制御電流源の出力は7(V)であるのに対し、列3000ではおおよそ4(V)の出力となっている。

【0078】制御電流源がこのように動作することにより、選択された行配線上の電子放出素子にはパルス幅変調回路の出力パルスのパルス幅に合った期間、素子の両端に14(V)が印加され、1.2(μA)の電流が供給される。

その結果として電子放出素子から1.5(μA)の放出電流がパルス幅に合った期間出力され、所望の画像が表示される。

【0079】また、本実施の形態の電子放出素子である表面伝導型放出素子の駆動電圧 V_{th} は9(V)であるため、選択されていない行の電子放出素子には、非選択電圧 V_{ns} を0(V)に設定しておけば、定電流回路1000の出力電位が8(V)に上昇したとしても、非選択行の素子から電子が放出してしまうことはない。

【0080】（制御電流源の電圧電圧）上述してきたように、制御電流源は、配線抵抗による電圧降下を補償し、電子放出素子に一定の電流 I_f が流れるように電圧を発生する。この時発生する電圧の絶対値が最大値となるのは、配線抵抗での電圧降下最大になっている時、すなわち、選択されている行の全素子に素子電流が供給されているときである。（この状態が図9の曲線1であることは言うまでもない。）

【0081】制御電流源は上述のようにカレントミラーにより素子電流 I_f を発生しており、トランジスタ T_2

において電圧降下を生じる。この T_1 で消費される電力は、画像の表示には関係しない無駄な電力であり、それはトランジスタ T_2 での電圧降下量と素子電流 I_f との積で表すことができる。しかし電子放出素子に電子を供給し、電子を放出させ、画像を形成するために、素子電流 I_f を所望の電流値にしなければならず、これを減少させることはできない。

【0082】したがって、この無駄電力を低減するためには、制御電流源が定電流動作をする範囲内で電流源に供給する電圧電圧と電流源の出力電圧との電位差を最小にすることが望ましい。

【0083】上述したように、制御電流源の出力電圧の最大値は、上述したように配線抵抗での電圧降下が最大になっている時、すなわち、選択されている行の全素子に素子電流 I_f が供給されているときである。この時、各列の列配線に発生する電圧値 $V_{x1}(i)=1, 2, \dots, n, i$ は列番号)は、以下の(1式)により表すことができる。

$$V_{x1}(i) = V_{total} - V_{ns} + r \cdot I_f \cdot n + \sum_{j=1}^i r \cdot I_f \cdot (n - j) \quad \dots (1式)$$

【0084】一般に、カレントミラーや定電流ダイオードなどの定電流源は、正しく定電流動作をするために、電圧と出力の間の電位差が十分なければならない。定電流動作のために必要となる電圧差（飽和電圧）を V_{sat} とすると、定電流源に供給する電圧電圧としては以下の(2式)を満たすことが必要となる。

$$V_{x1}(i) \geq V_{total} - V_{ns} + r \cdot I_f \cdot n + \sum_{j=1}^i r \cdot I_f \cdot (n - j) + V_{sat} \quad \dots (2式)$$

【0085】但し、上記(1式)において、 V_{total} は電子放出素子の両端に印加する電圧(上述の例では14(V))、 V_{ns} は選択行配線の電圧(上述の例では7(V))、 r は行配線の引き出し部の抵抗(本例では0.01 Ω)、 I_f は電流源の出力電圧、 n は列配線の総数(本例では3000とした)、 i は行配線の一区間分の配線抵抗である。（なお、(1式)は図9の曲線1であることは言うまでもない）

【0086】また、図8は、選択行の全電子放出素子から電子放出を行っている状態であり、選択行の全電子放出素子に素子電流 I_f (1.2(μA))を供給している状態での行配線上の電圧分布である。

【0087】制御電流源の出力は、電子放出素子に一定の素子電流 I_f が流れるよう動作するため、結果として配線抵抗での電圧降下分を補償するように動作する。制御電流源の駆動回路パルスにより発生する出力電圧を図9の曲線1に示す。図9にあるように、配線抵抗による電圧降下のない列1では、制御電流源の出力は7(V)であるのに対し、列3000ではおおよそ4(V)の出力となっている。

【0088】制御電流源がこのように動作することにより、選択された行配線上の電子放出素子にはパルス幅変調回路の出力パルスのパルス幅に合った期間、素子の両端に14(V)が印加され、1.2(μA)の電流が供給される。

【0092】また、上述のように、Vccl \sim Vc6sを供給する電圧源は、スイッチングレギュレータを採用し、5つの電圧はすべて従来と同等の電源効率 η で作動することができた。

【0093】従来は、図10に示したように、配線抵抗での電圧降下により制御電流源の出力が上昇する分を見込んで、全制御電流源に同一の電圧Vc6s（電圧10.5(V)）を供給していた。

【0094】それに対し本実施の形態では、電圧源をもつ5つの電圧により定電流源に電圧電圧を供給したところ、電圧電圧と電流源の出力電圧との差を小さくすることができ、本発明の問題である無駄電力を大きく減少させることができた。さらに別の効果として、制御電流源自体の発熱も押さえることができ、回路を安定に動作させることができることも、画像表示装置全体の発熱を抑えるなど非常に大きな効果があった。また、本実施の形態の画像表示装置に画像を表示したところ、従来の場合と同様に画像を表示することができた。

【0095】以上のように、本実施の形態の電圧源及び制御電流源を備えた画像表示装置においては、制御電流源内部で消費される無駄な電力を低減し、画像表示装置全体の消費電力を低減することができ、さらには回路だけでなく画像表示装置全体の発熱も押さえることができるなど優れた効果があった。

【0096】なお、本実施の形態では制御電流源10を600個ずつ5つのブロックに分割しているが、特にこれにこだわることなく、少なくとも2つ以上に分割することにより同様の効果が得られる。また分割数を多くしていくことにより無駄電力を更に低減することができるが、その一方で、上述のように回路定数が増えたりすることが懸念されるため、これらの兼ね合いを考えながら最適な分割数を決定することが望ましい。

【0097】また分割する間隔を本実施の形態では列配線600本を単位として均等に分割したが、特にこれにこだわることはない、行配線の配線抵抗による電圧降下を曲線のようになるところ、走査回路の接続されている側の分割間隔を細かく分割し、さらに走査回路の接続されていない側の分割間隔を荒くしたほうが、制御電流源の出力と電圧電圧との電圧差を小さくでき無駄電力をさらに低減することができる。

【0098】また、本発明の出願人は、本実施の形態の制御電流源10を構成するにあたり、上記制御電流源10を分割し、複数の制御電流源を備えた1C（integrated circuit）を複数個用いることにより構成した。この際に、制御電流源に供給する電圧電圧は、1Cを一つの単位とし、上記1C内では電圧電圧を同じ電圧にしたほうが、1C内部のバナーの引き回しを簡単にすることができ、好ましかった。またそのためには、制御電流源を分割する間隔が一つの1Cの中に備えられる制御電流源の倍數となるように、11Cの中の制御電流源の個数を

決定することが好ましかった。

【0099】また、本実施の形態では上述のように制御電流源に電圧電圧を供給する電圧源をスイッチングレギュレータにより構成したが、シリズレギュレータによって構成してもよい。この場合には、無駄電力の低減にはさほど効果がないが、制御電流源を備えた1Cの発熱を押さえることができ、上記1Cの設計（設計）を容易にすることができるという効果があった。

【0100】（第2の実施の形態）第2の実施の形態は、マルチ電子線を備えた表示装置において、制御電流源の出力電流の放電値を制御し、画像を形成した例である。図11は、その回路構成の概略を示すブロック図である。図11において、20は振動変換回路、21は制御電流源である。また、11a \sim 11eは制御電流源の内部にある可変電流源に電圧電圧を供給するための電圧源である。電圧11a \sim eと可変電流源との接続は以降で説明する。

【0101】なお、本実施の形態では、マルチ電子線の電子放出素子として表面伝導型放出素子を用いている。本実施の形態の同期分画回路、タイムシンク発生回路、走査回路の動作は、第1の実施の形態と同様のため、同一の符号を付して詳細な説明を省略する。

【0102】（シフトレジスタ、ラインメモリ、振動変換回路）同期信号分画回路3で分割された画像データは、シフトレジスタ5でシリアル/パラレル変換され、ラインメモリ6に1水平走査期間の間記憶される。振動変換回路20は、ラインメモリ6に記憶されている画像データに基づいて、出力電圧電圧の大きさを変換した変換信号AM1 \sim AMNを出力する。制御電流源21は、この振動変換信号AM1 \sim AMNに基づいて出力する電流の大きさを制御する。なお、振動変換回路20は各列に対応したN個の電圧出力型D/Aコンバータなどにより簡単に構成できる。

【0103】（制御電流源の構成）図12及び図13は、制御電流源21の導通回路である。図12は、制御電流源21の全系である。また、図13は図12で制御電流源21と示した部分の拡大図である。

【0104】図12にあるように、本実施の形態では列配線本数を3000とし、制御電流源21は3000個の可変電流源を備えている。3000個の可変電流源は、600個ずつ5つに分けられており、可変電流源の出力電流はそれぞれVccl \sim Vc6sの5つの電圧から供給されている。

【0105】すなわち、

列1 \sim 列600の電流源の電圧 = Vccl
列601 \sim 列1200の電流源の電圧 = Vc2
列1201 \sim 列1800の電流源の電圧 = Vc3
列1801 \sim 列2400の電流源の電圧 = Vc4
列2401 \sim 列3000の電流源の電圧 = Vc5
とした（図12参照）。なお、電圧Vccl \sim Vc6sはスイッチング電圧であり、それぞれ電圧源Vccl \sim Vc6sを出力す

る。

【0106】図13は、図12の制御電流源A'の拡大図である。図13において、200は可変電流源である。上記可変電流源200は、表示パネル内に配置された電子放出素子を駆動するための電流源であり、電流源の出力値は、表示装置の所望の輝度を得るのに必要な電流を出力する。

【0107】上述したように、本発明の電子放出素子である表面伝導型放出素子は、図7のような特性を有する。図7の素子電流Ifを縦軸、放出電圧Ieを縦軸にしてグラフ化すると、図14のようになる。

【0108】図14によれば、素子電流Ifの大きさを大きくすると、それに従って放出電流も増えることがわかる。したがって、素子電流の大きさを制御することによっても電子の放出量を制御することができ、これを画像表示装置に適用しても好適に画像を表示させることができる。

【0109】振動変換回路から供給された（電圧）振動変換信号AM1 \sim AMNは、可変電流源200へ供給される。可変電流源200では、いわゆるV/I変換を行い、振動変換信号AM1 \sim AMNの電圧値に依りて、出力電流I1 \sim INの大きさを制御する。

【0110】本実施の形態で用いた可変電流源200の構成は、図15の回路を用いた。なお、列番号の可変電流源200は、振動変換信号AM(i=1,2,...,N)の値が最小のときに出力電流Iminを出力し、AM(i=1,2,...,N)の値が最大のときに出力電流Imax（本実施の形態では、Imax）を出力するよう出力電流I(i=1,2,...,N)の出力電圧値のスケーリング値とRcの値を決定した。（Imax、Iminの値については図14を参照。）

【0111】（制御電流源の出力）本実施の形態の駆動回路では、上述したように可変電流源の出力電流を可変して放出される電子の量を制御し、所望の画像を表示するものである。第1の実施の形態と同様に、配線抵抗はゼロではないため、配線抵抗で電圧降下が生じ、その電圧降下分を補償するように制御電流源21の出力電圧が上昇する。

【0112】配線抵抗での電圧降下が最大になるのは、制御電流源のすべての列からImax(i=1,2,...,N)の電流が出力されたときであり、それは図8と同様になる（本明で

も、配線抵抗r、列配線本数n、配線取り出し抵抗rxなど第1の実施の形態と同様とする。）。

【0113】制御電流源の出力は、電子放出素子に一定の素子電流Ifが流れるよう動作するため、結果として配線抵抗での電圧降下分を補償するように動作する。制御電流源がすべてImaxを出力している際の電流源の出力電圧は図9の曲線1と同様になる。

【0114】（制御電流源に供給する電圧電圧）制御電流源は上述のようにカレントミミにより素子電流Ifを生じ、このIfで消費される電力は、画像の表示には関与しない無駄な電力であり、それはトランジスタT2での電圧降下量と素子電流Ifとの積で表すことができる。

【0115】しかし、電子放出素子に電子を供給し、電子を放出させ、画像を形成するためには、素子電流Ifの電流量を上述のImin \sim Imaxの間で変調させなければならないず、これを減少させることはできない。

【0116】したがって、この無駄電力を低減するためには、制御電流源が電流源として動作する範囲内で電流源に供給する電圧電圧の出力と電流源の出力電圧との電位差を最小にすることが望ましい。

【0117】上述したように、制御電流源の出力電圧の最大値は、上述したように配線抵抗での電圧降下が最大になっている時、すなわち、選択されている行の全素子に素子電流Imaxが供給されているときである。この時1番目の列配線に発生する電圧電圧V(1)=(1,2,...,n、1は列番号)は、上述の式(1)により表すことができる。

【0118】一般に、カレントミミなどの電流源が、電流源として動作をするためには、電圧と出力の間の電位差が十分なければならない。電流源としての動作のために必要となる電圧差（いわゆる飽和電圧）をVsatとすると、電流源に電圧電圧を供給する電圧源としては上述の式(2)を満たすことが必要となる。

【0119】そこで本実施の形態では、上述のようにVccl \sim Vc6sの5つの出力の異なる電圧源を用意し、それにより電流源に電圧電圧を供給することとした。なお、Vccl \sim Vc6sの電圧電圧は第1の実施の形態と同様、以下のように決定した（図10に図示）。

1 $\leq i \leq n/5$, iは列番号)
(n/5+1 $\leq i \leq 2n/5$)
Vccl $\leq i \leq 3n/5$)
Vc2 $\leq i \leq 4n/5$)
Vc3 $\leq i \leq n$)
Vc4 $\leq i \leq n$)
Vc5 $\leq i \leq n$)
すべて従来と同等の電源効率 η で作動することができた。

【0121】従来は、図10に示したように、配線抵抗での電圧降下により制御電流源の出力電圧が上昇する分を見込んで、全制御電流源に同一の電圧Vc6s（電圧10.5

(V)を供給していた。

(0122) それに対し本実施の形態では、5つの電圧により電流源に電圧電圧を供給したところ、電圧電圧と電流源の出力電圧との差を小さくすることができ、本発明の問題である無効電力を大きく減少させることができた。

(0123) さらに別の効果として、制御電流源自体の発熱も抑えることができ、回路を安定に動作させることができる。また、画像表示装置全体の発熱を抑えるなど非常に大きな効果があった。また、本実施の形態の画像表示装置に画像を表示したところ、従来の場合と同様に画像を表示することができた。

(0124) 以上のように本実施の形態の電圧源及び制御電流源を備えた画像表示装置においては、制御電流源内部で消費される無効電力を低減し、画像表示装置全体の消費電力を低減することができ、さらには回路だけでなく画像表示装置全体の発熱も抑えることができるなど優れた効果があった。

(0125) (第3の実施の形態) 第3の実施の形態は、マルチ電子線を備えた表示装置において、所望の画像を得るために、制御電流源の出力をパルス幅変調により変調する別の例である。本実施の形態では、マルチ電子線の行配線の両端に走査回路を接続し、それらの走査回路により、行配線を順次選択し駆動を行った場合の例である。図16はその回路構成の概略を示すブロック図である。

(0126) 図16において、1はマルチ電子線を内蔵した表示パネル、D1～Dmはマルチ電子線の行配線の一方の端子、Dn1～Dnmはマルチ電子線の行配線のもう一方の端子、Dn1～Dnmはマルチ電子線の列配線の端子、Hvは蛍光体に加速電圧を印加するための高圧端子、Vaは加速電圧印加用の高圧電圧、2及び2'は走査回路、3は同期信号分回回路、4はタイミング発生回路、5は画像データ1ライン分のシフトレジスタ、6は画像データ1ライン分のラインメモリ、8はパルス幅変調回路、10は制御電流源である。また11a～11eは制御電流源の内部にある定電流源に電圧電圧を供給するための電圧である。

(0127) また、同期分回回路、タイミング発生回路、シフトレジスタ、ラインメモリ、パルス幅変調回路などの動作は第1の実施の形態と同様なので省略する。(0128) (走査回路) 走査回路2及び2'は、マルチ電子線を順次1行ずつ走査するために、接続端子Dn1～Dnm及びDn1'～Dnm'に選択電圧Vaまたは非選択電圧Vsを出力する回路で、たとえば図2に示すようにそれぞれM個のスイッチを内蔵している。なお、これらのスイッチはトランジスタやFETにより構成するのが好ましい。なお、走査回路2及び2'は同一の行配線を同時に選択する。

(0129) (制御電流源) 第1の実施の形態で述べた

ように、本実施の形態でも図3及び図4に示した制御電流源を使用し、また本実施の形態のマルチ電子線は電子放出素子として、図7に示す特性を有する表面伝導型放出素子を備えている。

(0130) 本実施の形態では表面伝導型放出素子から1.5(A)の放出電流Ieを出力させるため、素子電流Ifを1.2(A)を通して電圧源100の出力電圧を1.2(V)にした。さらに走査回路2の選択電圧Vsを-VV)に、非選択電圧Vsを0(V)に設定した。

(0131) 図17は、上記走査回路2及び2'により選択された行配線での電圧降下の様子を示した図である。このときの状態は選択行の全電子放出素子から電子放出を行っている状態であり、選択行の全電子放出素子に素子電流If(1.2(A))を通過している状態の行配線15の電圧分布である。また、本実施の形態において、マルチ電子線の各パルスマークは以下のとおりである。列配線の総数 N=3000

$$\text{行配線一区分分抵抗} \quad r = 6(\Omega)$$

$$\text{行配線引き出し部の抵抗} r1 = 0.01(\Omega)$$

(0132) 図17によれば、走査回路2及び2'に近い列1及び列3000では電圧はほぼ-VV)であるが、中央の列に向かうほど行配線電位は上昇してしまい、走査回路と走査回路の間である列1500ではおよそ-5.65(V)となっている。

(0133) 制御電流源の出力は、電子放出素子に一定の素子電流Ifが流れるよう動作するため、結果として配線抵抗での電圧降下分を補償するように動作する。選択された行の全電子放出素子に電流If(1.2(A))を通過している際の制御電流源の出力電圧を図18の曲線1'に示す。

(0134) 図17にあるように、配線抵抗による電圧降下の少ない列1及び列3000では、制御電流源の出力は1(V)であるのに対し、配線抵抗による電圧降下が最大になる列1500ではおよそ+8.35(V)の電圧になっている。

(0135) 制御電流源がこのように動作することにより、選択された行配線上の電子放出素子にはパルス幅変調回路の出力パルスのパルス幅に比べて期間、素子の両端に14(V)が印加され、1.2(A)の電流が供給される。その結果として電子放出素子から1.5(A)の放出電流がパルス幅に比べて期間出力され、所望の画像が表示される。

(0136) (制御電流源の電圧電圧) 上述してきたように、制御電流源は、配線抵抗による電圧降下を補償し、電子放出素子に一定の電流Ifが流れるように電圧Vsを発生する。この時発生する電圧の絶対値が最大値となるのは、配線抵抗での電圧降下が最大になっている時、すなわち、選択されている行の全素子に素子電流が供給されているときである。この状態が、図17及び図18の状態であることは上述のとおりである。

(0137) 制御電流源は、上述のようにカレントミラ

ーにより素子電流Ifを発生しており、トランジスタT2において電圧降下を生じ、このT2で消費される電力は、画像の表示には関与しない無効な電力であり、それはトランジスタT2での電圧降下量と素子電流Ifとの積で表すことができる。しかし電子放出素子に電子を供給し、電子を放出させ、画像を形成するためには、素子電流Ifを所望の電流量にしなければならず、これを減少させることはできない。

(0138) したがって、この無効電力を低減するためには、制御電流源が電流源として動作をする範囲内で電

$$\begin{aligned} Vx[i] &= Vtotal - Vs + r \cdot i \cdot f \cdot n / 2 + \sum_{j=1}^i r \cdot i \cdot f \cdot (n - 2 - k) \\ &\quad \text{(但し } i=1, 2, \dots, n/2, \text{ 1は列番号)} \\ Vx[n-1] &= Vx[i] \\ &\quad \text{(但し } i=1, 2, \dots, n/2, \text{ 1は列番号)} \end{aligned} \quad \dots (3式)$$

(0141) なお、(3式)において、Vtotalは電子放出素子の両端に印加する電圧(上述の例では14(V))、Vsは選択行配線の電圧(上述の例では7(V))、rは行配線引き出し部の抵抗(本例では0.01Ω)、Ifは電流源の出力電圧、nは列の個数(本例では3000とした)、fは行配線の一区分分の配線抵抗である。(なお、(1式)は、図17の曲線1'である。)

(0142) 一般に、カレントミラーや定電流ダイオー

$$\begin{aligned} Vsp[i] &\geq Vtotal - Vs + r \cdot i \cdot f \cdot n / 2 + \sum_{j=1}^i r \cdot i \cdot f \cdot (n - 2 - k) + Vscot \\ &\quad \text{(但し } i=1, 2, \dots, n/2, \text{ 1は列番号)} \\ &\quad \text{[数5]} \\ Vsp[n-1] &\geq Vtotal - Vs + r \cdot i \cdot f \cdot n / 2 + \sum_{j=1}^i r \cdot i \cdot f \cdot (n - 2 - k) + Vscot \\ &\quad \text{(但し } i=1, 2, \dots, n/2, \text{ 1は列番号)} \\ &\quad \dots (4式) \end{aligned}$$

(0143) なお、(4式)においてVsp[i] (i=1, 2, ..., n, 1は列番号)は1列目の定電流源に供給する電圧電圧である。同式の右辺を図示すると図19の点線のようになる。なお、本例ではVsは1.5(V)とした。もちろんVsはカレントミラーや定電流ダイオードの特性により変わる量である。

(0146) したがって、定電流源に供給する電圧電圧が、(4式)に近いほど無効電力を省くことができる。すべての定電流源に供給する電圧電圧を図19の点線のように設定すれば、もっとも無効電力を省くことができるため、消費電力的には好ましい。

$$\begin{aligned} Vsp[i] &= Vsc1 = 9.36(V) & (1 \leq i \leq n/5, \text{ 1は列番号}) \\ Vsc2 &= 9.79(V) & (n/5+1 \leq i \leq 2n/5) \\ Vsc3 &= 9.85(V) & (2n/5+1 \leq i \leq 3n/5) \\ Vsc4 &= 9.79(V) & (3n/5+1 \leq i \leq 4n/5) \end{aligned}$$

流源に供給する電圧電圧と電流源の出力電圧との電位差を最小にすることが望ましい。

(0139) 上述したように、制御電流源の出力電圧の最大値は、上述したように配線抵抗での電圧降下が最大になっている時、すなわち、選択されている行の全素子に素子電流Ifが供給されているときである。この例(番号)は、以下の(3式)により表すことができる。

(0140) [数3]

$$\begin{aligned} Vx[i] &= Vtotal - Vs + r \cdot i \cdot f \cdot n / 2 + \sum_{j=1}^i r \cdot i \cdot f \cdot (n - 2 - k) \\ &\quad \text{(但し } i=1, 2, \dots, n/2, \text{ 1は列番号)} \\ Vx[n-1] &= Vx[i] \\ &\quad \text{(但し } i=1, 2, \dots, n/2, \text{ 1は列番号)} \end{aligned} \quad \dots (3式)$$

トなどの定電流源は、定電流源として動作をするためには、電圧と出力の間の電位差が十分なければならない、定電流源として動作のために必要となる電圧差をVsとすると、定電流源に供給する電圧電圧としては以下の(4式)及び(5式)を満たすことが必要となる。

(0143) [数4]

$$\begin{aligned} Vsp[i] &\geq Vtotal - Vs + r \cdot i \cdot f \cdot n / 2 + \sum_{j=1}^i r \cdot i \cdot f \cdot (n - 2 - k) + Vscot \\ &\quad \text{(但し } i=1, 2, \dots, n/2, \text{ 1は列番号)} \\ &\quad \text{[数5]} \\ Vsp[n-1] &\geq Vtotal - Vs + r \cdot i \cdot f \cdot n / 2 + \sum_{j=1}^i r \cdot i \cdot f \cdot (n - 2 - k) + Vscot \\ &\quad \text{(但し } i=1, 2, \dots, n/2, \text{ 1は列番号)} \\ &\quad \dots (4式) \end{aligned}$$

(0147) しかし、多数の電圧源を用意することは、回路の部品点数が増加してしまったり、電圧を配置するための場所が大きくなったりするという点地からあまり好ましくなかった。

(0148) そこで本実施の形態では、上述のようにVc1～Vc5の5つの出力の異なる電圧源を用意し、それにより電流源に電圧電圧を供給することとした。なお、Vc1～Vc5の電圧値は図19にも示したが以下のよう

$$\begin{aligned} Vsp[i] &= Vsc1 = 9.36(V) & (1 \leq i \leq n/5, \text{ 1は列番号}) \\ Vsc2 &= 9.79(V) & (n/5+1 \leq i \leq 2n/5) \\ Vsc3 &= 9.85(V) & (2n/5+1 \leq i \leq 3n/5) \\ Vsc4 &= 9.79(V) & (3n/5+1 \leq i \leq 4n/5) \end{aligned}$$

画像表示装置、電子線発生装置及びマルチ電子ビーム源の駆動装置 特開2000-242208

Vec5 = 9.36(V) (4n/511 ≤ n) [0150] なお、Vec1は(4式)の不変式の右辺の1/n/5における値、Vec2は1/2n/5における値、Vec3は1/n/2における値、Vec4は1/3n/5における値、Vec5は1/4n/5における値に相当する。

[0151] また上述のように、Vec1~Vec5を供給する電源は、スイッチングレギュレータを採用し、5つの電源はすべて従来の電圧調整手段で調整することができた。

[0152] 従来は、図19のように、配線板が電圧降下により制御電流の出力が上昇する分を見込んで、全制御電流に同一の電圧Vec3(電圧9.85(V))を供給していた。

[0153] それに対し本実施の形態では、電源電圧をもつ5つの電源により定電流源に電源電圧を供給したところ、電源電圧と電流源の出力電圧との差を小さくすることができ、本発明の課題である低効電力を大きく減少させることができた。さらに別の効果として、制御電流源自体の発熱も抑えらるる。また、本実施の形態の画像表示装置に画像を表示したところ、従来の場合と同様に画像を表示することができた。

[0154] 以上のように本発明の電源電圧及び制御電流源を備えた画像表示装置においては、制御電流源内部で消費される無効な電力を低減し、画像表示装置全体の消費電力を低減することができ、さらには画面だけでなく画像表示装置全体の発熱も抑えらるるなど優れた効果があつた。

[0155] (表示パネルの構成と製造法) 次に、上記第1の実施の形態〜実施の形態2の画像表示装置の表示パネル1の構成と製造法について、具体的な例を示して説明する。

[0156] 図20は、実施の形態に用いた表示パネルの斜視図であり、内部構造を示すためにパネルの1部を切り欠いて示している。図20中、1005はリファレータ、1006は側壁、1007はフェースプレートであり、1005〜1007により表示パネルの内部を真空に維持するための気密容器を形成している。

[0157] 気密容器を組み立てるにあたっては、各部材の接合部に十分な強度と気密性を保持させるため封着する必要があるが、たとえばリットガラスを接合部に使用し、大気中あるいは空気を真空中で、低圧(4.00〜5.00度で10分)以上焼成することにより封着を達成した。気密容器内部を真空に排気する方法については後述する。

[0158] リファレータ1005には、基板1001が固定されているが、基板1001には冷陰極素子1002がNxM個形成されている。(N、Mは2以上の正の整数であり、目的とする表示画素数に応じて適宜設定され

る。

[0159] たとえば、高品位テレビジョンの表示を目的とした表示装置においては、N=3000、M=1000以上の数を設定することが望ましい、本実施の形態においては、N=3072、M=1024とした。

[0160] 上記NxM個の冷陰極素子は、M本の行配線1003とN本の列配線1004により単純マトリクス配線されている。上記、1001〜1004によって構成される部分をマルチ電子源と呼ぶ。なお、マルチ電子源の駆動方法や構造については、後で詳しく述べる。

[0161] 本実施の形態においては、気密容器のリファレータ1005にマルチ電子源の基板1001を固定する構成としたが、マルチ電子源の基板1001が十分な強度を有するものである場合には、気密容器のリファレータとして電子源の基板1001自体を用いてもよい。

[0162] また、フェースプレート1007の下面には、蛍光膜1008が形成されている。本実施の形態はカラー表示装置であるため、蛍光膜1008の部分にはCRTの分野で用いられる赤、緑、青の3色の蛍光体が塗り分けられている。各色の蛍光体は、たとえば図21の(a)に示すようにストライプ状に塗り分けられ、蛍光体のストライプの間には黒色の導電体1010が設けられている。

[0163] 黒色の導電体1010を設ける目的は、電子ビームの照射位置に多少のずれがあっても表示色にずれが生じないようにする事や、外光の反射を防止して表示コントラストの低下を防ぐ事、電子ビームによる蛍光膜のチャージアップを防止する事などである。黒色の導電体1010には、黒鉛を主成分として用いたが、上記の目的に適するものであればこれ以外の材料を用いても良い。

[0164] また、3色の蛍光体の塗り分け方は上記図21(a)に示したストライプ状の配列に限られるものではなく、たとえば図21(b)に示すようなマトリクス状配列や、それ以外の配列であってもよい。

[0165] なお、モノクロームの表示パネルを作成する場合には、単色の蛍光材料を蛍光膜1008に用いればよく、また黒色の導電体材料は必ずしも用いなくともよい。また、蛍光膜1008のリファレータ側の面には、CRTの分野では公知のメタルバック1009を設けてある。メタルバック1009を設けた目的は、蛍光膜1008が発する光の一部を鏡面反射して光利用率を向上させる事や、負イオンの衝突から蛍光膜1008を保護する事や、電子ビーム加速電圧を印加するための電極として作用させる事や、蛍光膜1008を励起した電子の導電路として作用させる事などである。

[0166] メタルバック1009は、蛍光膜1008をフェースプレート基板1007上に形成した後、蛍光

画像表示装置、電子線発生装置及びマルチ電子ビーム源の駆動装置 特開2000-242208

膜表面を平滑化処理し、その上にA1を真空蒸着する方法により形成した。なお、蛍光膜1008は低電圧用の蛍光材料を用いた場合には、メタルバック1009は用いない。

[0167] また、本実施の形態では用いなかったが、加速電圧の印加用の蛍光膜の導電性を向上と目的として、フェースプレート基板1007と蛍光膜1008との間に、たとえばITOを材料とする透明電極を設けてもよい。

[0168] また、Dx1〜Dx4およびDy1〜Dy4およびH1は、当該表示パネルと不図示の電気回路とを電気的に接続するために設けた気密構造の電気接続端子である。Dx1〜Dx4はマルチ電子源の行配線1003と、Dy1〜Dy4はマルチ電子ビーム源の列配線1004と、H1とフェースプレートのメタルバック1009と電気的に接続している。

[0169] また、気密容器内部を真空に排気するには、気密容器を組み立てた後、不図示の排気管と真空ポンプとを接続し、気密容器内を10のマイナス7乗(Torr)程度の真空度まで排気する。

[0170] その後、排気管を封止するが、気密容器内の真空度を維持するために、封止の前あるいは封止後に気密容器内の所定の位置にゲッター膜(不図示)を形成する。ゲッター膜とは、たとえばB8を主成分とするゲッター材料をヒータもしくは高周波加熱により加熱し蒸発して形成した膜であり、ゲッター膜の受容作用により気密容器内は1×10⁻⁷マイナス5乗あるいは1×10⁻⁷マイナス7乗(Torr)の真空度に維持される。以上、本発明の実施の形態の表示パネルの基本構成と製造法を説明した。

[0171] 次に、上記実施の形態の表示パネルに用いたマルチ電子源500の製造方法について説明する。本発明の画像表示装置に用いるマルチ電子源は、冷陰極素子を単純マトリクス配線した電子源であれば、冷陰極素子の材料や形状あるいは製造に制限はない、したがって、たとえば表面伝導型放出素子やF型型、あるいはMIM型などの冷陰極素子を用いることができる。

[0172] ただし、表示画面が大きくてしかも安価な表示装置が求められる状況のもとでは、これらの冷陰極素子の中でも、表面伝導型放出素子が特に好ましい。すなわち、F型型ではエミッタコンタクトと電子電極の相対位置や形状が電子放出特性を大きく左右するため、極めて高精度の製造技術が必要とするが、これは大面積化や製造コストの低減を達成するには不利な要因となる。

[0173] また、MIM型では、絶縁膜と上電極の膜厚を薄くしてしかも均一にする必要があるが、これも大面積化や製造コストの低減を達成するには不利な要因となる。その点、表面伝導型放出素子は、比較的製造方法が単純なため、大面積化や製造コストの低減が容易である。

[0174] また、発明者らは、表面伝導型放出素子の中でも、電子放出部もしくはその周辺部を微粒子膜から形成したものがとりわけ電子放出特性に優れ、しかも製造が容易に行えることを見いだしている。

[0175] したがって、高周波で大面積の画像表示装置のマルチ電子源に用いるには、最も好適であると考え、電子放出部もしくはその周辺部を微粒子膜から形成した表面伝導型放出素子を用いた。そこで、まず好適な表面伝導型放出素子について基本的な構成と製造および特性を説明し、その後で多数の素子を単純マトリクス配線したマルチ電子源の構造について述べる。

[0176] (表面伝導型放出素子の好適な素子構成と製造) 電子放出部もしくはその周辺部を微粒子膜から形成する表面伝導型放出素子の代表的な構成には、平面型と垂直型の2種類があげられる。

[0177] (平面型)の表面伝導型放出素子、まず最初に、平面型の表面伝導型放出素子の素子構成と製造について説明する。図22に示すのは、平面型の表面伝導型放出素子の構成を説明するための平面図(a)および断面図(b)である。

[0178] 図22中、1101は基板、1102と1103は素子電極、1104は導電性薄膜、1105は通電フォニング処理により形成した電子放出部、1113は通電活性化処理により形成した薄膜である。

[0179] 基板1101としては、たとえば、石英ガラスや青板ガラスをはじめとする各種ガラス基板や、アルミニウムをはじめとする各種セラミクス基板、あるいは上述の各種基板にたまためSIO₂を材料とする絶縁膜を積層した基板、などを用いることができる。

[0180] また、基板1101上に基板面と平行に対向して設けられた素子電極1102と1103は、導電性を有する材料によって形成されている。たとえば、N、Cr、Au、Mo、W、Pt、Ti、Cu、Pd、Ag等をはじめとする金属、あるいはこれらの金属の合金、あるいはIn₂O₃-SnO₂をはじめとする金属酸化物、ポリシリコンなどの半導体、などの中から適宜材料を選択して用いられる。

[0181] 電極を形成するには、たとえば真空蒸着などの製造技術とフォトリソグラフィ、エッチングなどのパターニング技術を組み合わせて用いられれば容易に形成できるが、それ以外の方法(たとえば印刷技術)を用いて形成してもさしつかえない。

[0182] 素子電極1102と1103の形状は、当該電子放出素子の応用目的に合わせて適宜設計される。一般的には、電極間隔は通常は数百ナノメートルから数百マイクロメートルの範囲から適当な数値を選んで設計されるが、なかでも表示装置に応用するものには好ましいのは数マイクロメートルより数十マイクロメートルの範囲である。また、素子電極の厚さdについては、

流1eの一例を図25(b)に示すが、活性化電流112からパルス電圧を印加しはじめると、時間の経過とともに放出電流1eは増加するが、やがて飽和してほとんど増加しなくなる。このように、放出電流1eがほぼ飽和した時点で活性化用電流112からの電圧印加を停止し、通電活性化処理を終了する。

(0214) なお、上述の通電条件は、本実施の形態の表面伝導型放出素子に関する好ましい条件であり、表面伝導型放出素子の設計を変更した場合には、それに伴って条件を適宜変更するのが望ましい。

(0215) 以上のようにして、図23(e)に示す平面型の表面伝導型放出素子を製造した。

(0216) (垂直型の表面伝導型放出素子) 次に、電子放出部もしくはその周辺を微粒子膜から形成した表面伝導型放出素子のひとつの代表的な構成、すなわち垂直型の表面伝導型放出素子の構成について説明する。

(0217) 図26は、垂直型の基本構成を説明するための模式的な断面図であり、図26中の1201は基板、1202と1203は素子電極、1206は段差形成部材、1204は微粒子膜を用いた導電性膜、1205は通電フォエミング処理により形成した電子放出部、1213は通電活性化処理により形成した微膜である。

(0218) 垂直型が先に説明した平面型と異なる点は、素子電極のうちの片方(1202)が段差形成部材1206上に設けられており、導電性膜1204が段差形成部材1206の斜面を被覆している点にある。したがって、上記図22の平面型における素子電極間隔1は、垂直型において段差形成部材1206の段差高1sとして設けられる。

(0219) なお、基板1201、素子電極1202および1203、微粒子膜を用いた導電性膜1204、については、上記平面型の説明中に列挙した材料を同様を用いることが可能である。また、段差形成部材1206には、たとえばSiO₂のような電気的に絶縁性の材料を用いる。

(0220) 次に、垂直型の表面伝導型放出素子の製造法について説明する。図27の(a)～(f)は、製造工程を説明するための断面図で、各部材の表記は上記図26と同一である。

(0221) 1) まず、図27(a)に示すように、基板1201上に素子電極1203を形成する。次に、図27(b)に示すように、段差形成部材を形成するため、段差形成部材を形成する。たとえばSiO₂をスパッタ法で積層すればよいが、たとえば真空蒸着法や印刷法などの他の成膜方法を用いてもよい。

(0222) 次に、図27(c)に示すように、絶縁層の上に素子電極1202を形成する。次に、図27(d)に示すように、絶縁層の一部を、たとえばエッチング法を用いて除去し、素子電極1203を露出させる。

(0223) 次に、図27(e)に示すように、微粒子膜を用いた導電性膜1204を形成する。形成するには、上記平面型の場合と同じく、たとえば乾布法などの成膜技術を用いればよい。

(0224) 次に、上記平面型の場合と同じく、通電フォエミング処理を行い、電子放出部を形成する(図23(c)を用いて説明した平面型の通電フォエミング処理と同様の処理を行えばよい)。

(0225) 次に、上記平面型の場合と同じく、通電活性化処理を行い、電子放出部近傍に微膜もしくは微膜化合物を堆積させる(図23(d)を用いて説明した平面型の通電活性化処理と同様の処理を行えばよい)。以上のようにして、図27(f)に示す垂直型の表面伝導型放出素子を製造した。

(0226) (表示装置に用いた表面伝導型放出素子の特性) 以上、平面型と垂直型の表面伝導型放出素子について素子構成と製造法を説明したが、次に表示装置に用いた素子の特性について述べる。

(0227) 図7に、表示装置に用いた素子の、(放出電流1e)対(素子印加電圧V_f)特性、および(素子電流1i)対(素子印加電圧V_f)特性の典型的な例を示す。なお、放出電流1eは素子電流1iに比べて著しく小さく、同一尺度で図示するのが困難であるため、2本のグラフは各々異なる尺度で図示した。

(0228) 表示装置に用いた素子では、放出電流1eに関して以下に述べる3つの特性を有している。第1に、ある電圧(これを閾値電圧V_{th}と呼ぶ)以上の大きさの電圧を素子に印加すると急激に放出電流1eが増加するが、一方、閾値電圧V_{th}未満の電圧では放出電流1eはほとんど放出されない。図7の場合、V_{th}は8ボルトである。

(0229) すなわち、放出電流1eに関して、明確な閾値電圧V_{th}を持った非線形素子である。第2に、放出電流1eは素子に印加する電圧V_fに依存して変化するため、電圧V_fで放出電流1eの大きさを制御できる。

(0230) 第3に、素子に印加する電圧V_fに対して素子から放出される電流1eの応答速度が遅いため、電圧V_fを印加する時間の長さによって素子から放出される電子の電荷量を制御できる。

(0231) 以上のような特性を有するため、表面伝導型放出素子を表示装置に付着に用いることができた。たとえば多数の素子を表示装置の画素に対応して設けた表示装置において、第1の特性を利用すれば、表示面を順次走査して表示を行うことが可能である。

(0232) すなわち、駆動時には上述の発光周波数に応じた閾値電圧V_{th}以上の電圧を逐次印加し、非選択状態の素子に閾値電圧V_{th}未満の電圧を印加する。駆動する素子を順次切り替えてゆくことにより、表示面を順次走査して表示を行うことが可能である。

(0233) また、第2の特性かまたは第3の特性を利用することにより、発光強度を制御することができると、制御表示を行うことが可能である。

(0234) (多数素子を単純マトリクス配線したバルチ電子線の構造) 次に、上述の表面伝導型放出素子を基板上に配列して単純マトリクス配線したバルチ電子線の構造について述べる。

(0235) 図28に示すのは、上記図28の表示パネルに用いたバルチ電子線の平面図である。基板上には、上記図22で示したものと同様の表面伝導型放出素子が配列され、これらの素子は行配線電極1003と列配線電極1004により単純マトリクス状に配線されている。行配線電極1003と列配線電極1004の交差する部分には、電極間に絶縁層(不図示)が形成されており、電気的な接続が保たれている。

(0236) 図28のA-A'に沿った断面を、図29に示す。なお、このような構造のバルチ電子線は、あらかじめ基板上に行配線電極1003、列配線電極1004、電極間絶縁層(不図示)、および表面伝導型放出素子の素子電極と導電性膜を形成した後、行配線電極1003および列配線電極1004を介して各素子に給電して通電フォエミング処理と通電活性化処理を行うことにより製造した。

(0237) (第4の実施の形態) 本実施の形態の画像表示装置は、これまで述べてきたように複数の制御電流源に供給する電圧電圧を制御電流源によって変えることにより、制御電流源内部で消費される無効電力を低減することができる。

(0238) 一方、発明者らは、本発明をエレクトロニクスネットワーク(E_L)を用いた画像表示装置に適用した場合についても検討を行っており、同様な効果を得ることができた。

(0239) (第5の実施の形態) 上述した第1の実施の形態～第3の実施の形態では、制御電圧素子をマトリクス状に配線した画像表示装置について述べてきた。一方、発明者らは、本発明を制御電圧素子をマトリクス状に配置したバルチ電子線に適用した場合についても検討を行っており、すでに第1～第3の実施の形態と同様、優れた効果を得ることができた。

(0240) また、別の発明として発明者らは、本発明を制御電圧素子MIM型(金属/絶縁層/金属)素子や、FET型(Field Emitter type)素子に適用した場合においても検討を行っており、同様な効果を得ている。

(0241) (説明の効果) 本発明によれば、m本の行配線及びn本の列配線により(m×n)個のマトリクス状に接続された表示素子に電圧を加える際に、配線抵抗を考慮した値で加えるようにしたので、上記配線抵抗による実効的な電圧のばらつきを補償することができ、表示素子をマトリクス配線した表示パネルを備えた画像表示装置や、制御電圧素子をマトリクス配線した電子線発生装置、あるいはバルチ電子ビーム源の駆動装置において、要回手段の制御電流源内部で消費される画像表示に寄与しない無効な電力を低減することができる。装置全体としての発熱も低減できるとともに、回路を安定に動作させることができる。

(0242) また、本発明の他の特徴によれば、制御電流源自体の発熱も抑えることができるので、装置全体としての発熱も低減できるとともに、回路を安定に動作させることができる。

(図面の簡単な説明)

(図1) 第1の実施の形態の画像表示装置のブロック図である。

(図2) 本実施の形態の走査回路を説明するための図である。

(図3) 第1の実施の形態の制御電流源を説明するための図である。

(図4) 第1の実施の形態の制御電流源を説明するための図である。

(図5) 第1の実施の形態の定電流源の例を示す図である。

(図6) 本発明の実施の形態である画像表示装置のバルチ電子線と駆動回路の取組を説明するための図である。

(図7) 実施の形態で用いた表面伝導型放出素子の典型的な特性を示す図である。

(図8) 行配線上の電圧降下を説明するための図である。

(図9) 全点灯時の電流源の出力電圧を説明するための図である。

(図10) 実施例で定めた複数の電圧降下の電圧を説明するための図である。

(図11) 第2の実施の形態の画像表示装置のブロック図である。

(図12) 第2の実施の形態の制御電流源を説明するための図である。

(図13) 第2の実施の形態の制御電流源を説明するための図である。

(図14) 第2の実施の形態の制御電圧素子である表面伝導型放出素子の素子電流1iと放出電流1eの例を示す図である。

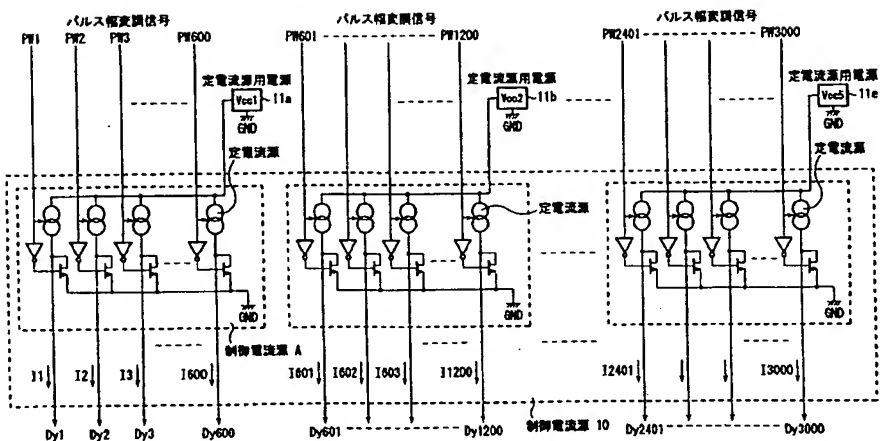
(図15) 第2の実施の形態の可変電流源の例を示す図である。

(図16) 実施の形態3の画像表示装置のブロック図である。

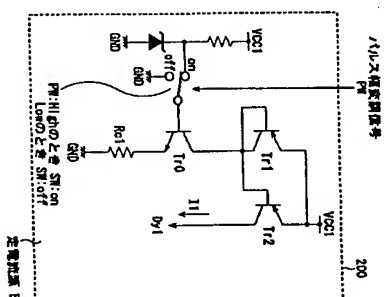
(図17) 行配線上の電圧降下を説明するための図である。

(図18) 全点灯時の電流源の出力電圧を説明するための図である。

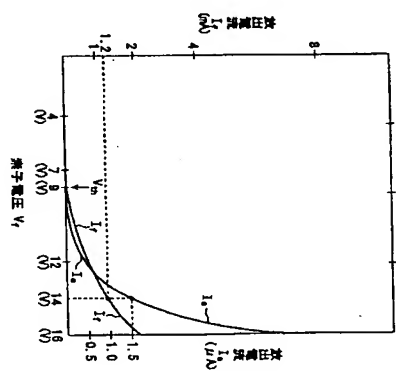
(図19) 実施の形態3で定めた、電圧源V_{cc1}～V_{cc6}の電圧を説明するための図である。



【図3】

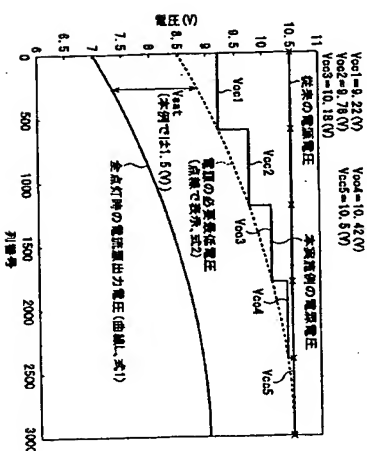


【図5】

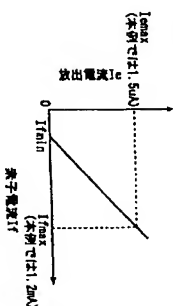


【図7】

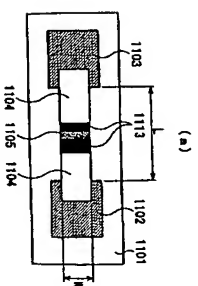
【図10】



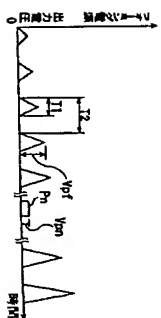
【図14】



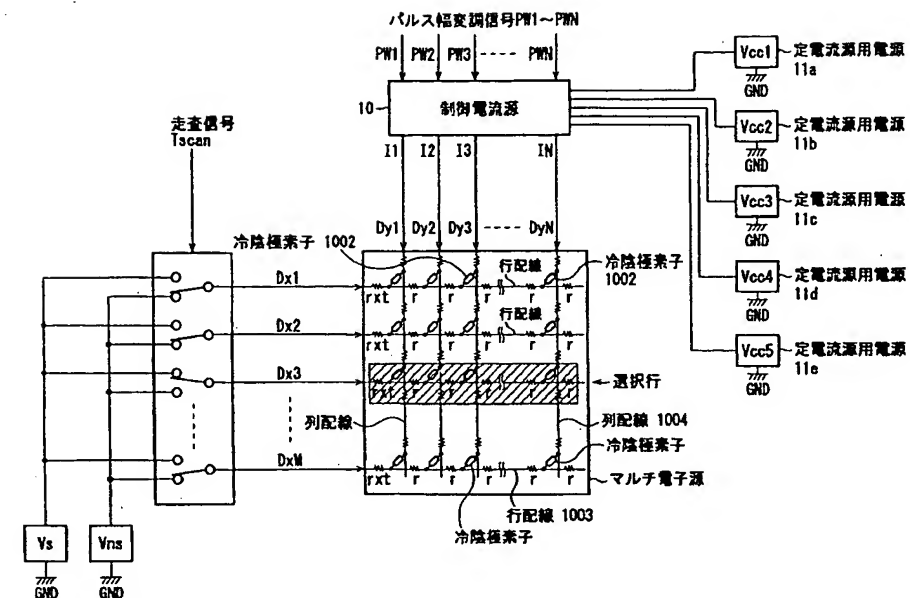
【図22】



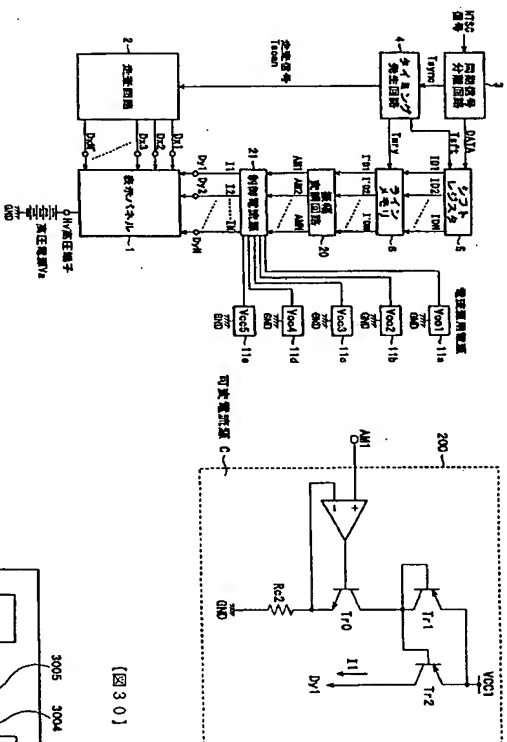
【図24】



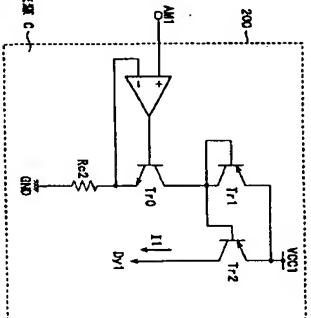
【図6】



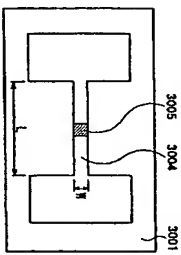
【図11】



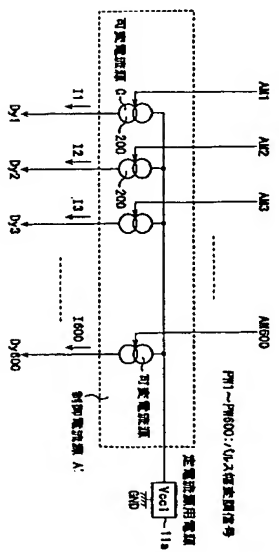
【図15】



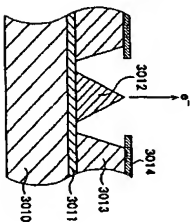
【図30】



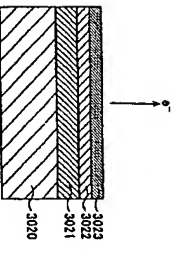
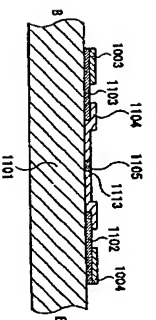
【図13】



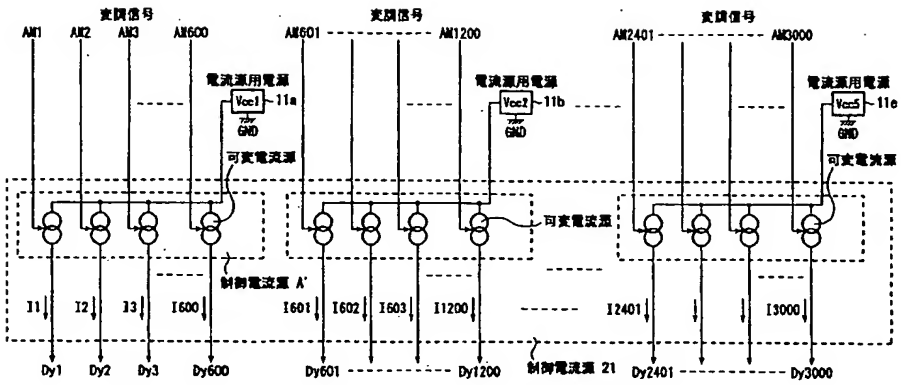
【図29】



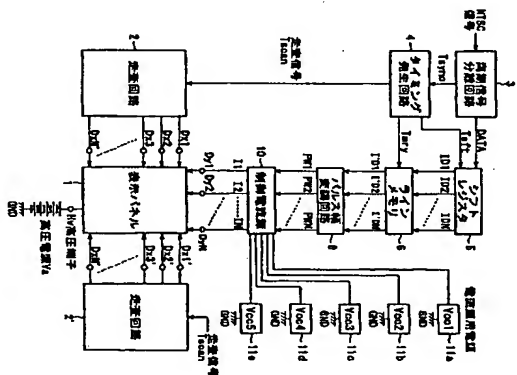
【図32】



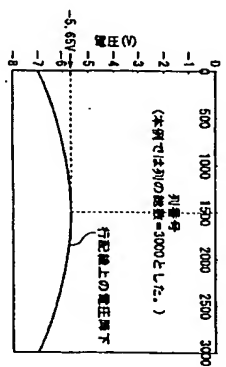
【図12】



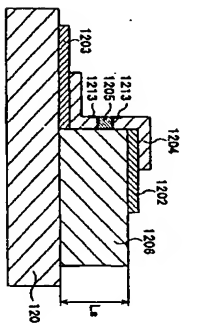
【図16】



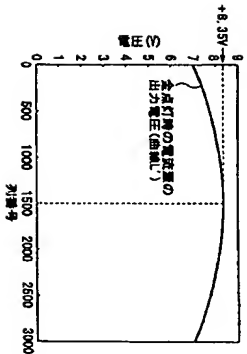
【図17】



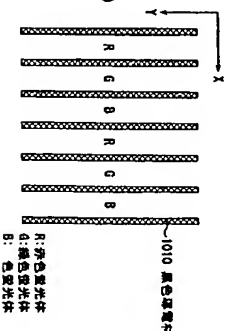
【図26】



【図18】



【図21】



(b)

